

(11)Publication number:

05-289635

(43) Date of publication of application: 05.11.1993

(51)Int.CI.

GO9G 3/36 G02F 1/133 1/133 G02F G02F

(21)Application number: 04-094316

(71)Applicant: CASIO COMPUT CO LTD

(22)Date of filing:

14.04.1992

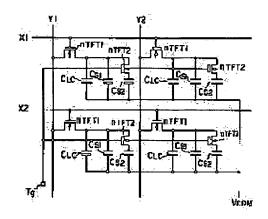
(72)Inventor: WATANABE KATSUMI

### (54) LIQUID CRYSTAL DISPLAY DEVICE

### (57)Abstract:

PURPOSE: To provide the liquid crystal display device which adjust the quantity of variation in pixel voltage and then adjust variation in hue by adjusting pixel capacity to an optimum value.

CONSTITUTION: This liquid crystal display device consists of (n) channel MOS transistors nTFT1 having their gate terminals connected to scanning lines X1, X2'... connected in series between signal lines Y1, Y2... and a common power source for a common potential VCOM, liquid crystal capacitors CLC, and series circuits of (n) channel MOS transistors nTFT2 connected in parallel to the liquid crystal capacitors CLC and auxiliary capacitors CS2 for adjustment.



### **LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLAM (USSO)

(19)日本国特許庁 (JP)

# (12) 公開特許公報(A)

(11)特許出顧公開番号

特開平5-289635

(43)公開日 平成5年(1993)11月5日

(51)Int.CL* C 0 9 G	3/36	義別記号	庁内整理番号 7319—5G	FI	技術表示值所
G02F	1/133	550	7820-2K	•	
		575	7820-2K		
	1/136	500	9018-2K		

# 審査請求 未請求 請求項の数1(全 5 頁)

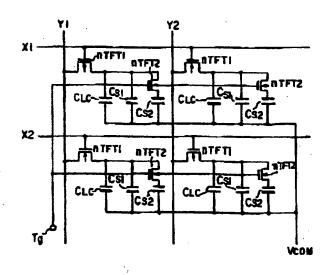
(21)出顧番号	特额平4-94316	(71)出題人		
			カシオ計算機株式会社	•
(22)出顧日	平成4年(1992)4月14日		東京都新宿区西新宿2丁目6番1号	•
		(72)発明者	<b>遊辺</b> 克己	
			東京都八王子市石川町2951番地の5 カシ	,
			才計算機株式会社八王子研究所内	
		(74)代理人	弁理士 鈴江 武彦	
	·		•	
		.1		

### (54)【発明の名称】 校品表示装置

## (57)【要約】

【目的】本発明は、國素容量を最適な値に調整することにより、國素電圧の変動量を調整して色調の変化を調整し得る液晶表示装置を提供することを目的とする。

【構成】本発明は、信号線Y1, Y2……と共通電位 Vccn の共通電源との間に直列に接続した走査機X1, X2……にゲート端子を接続したnチャネルMOSトランジスタnTFT1及び液晶容量Ctcと、この液晶容量Ctcと並列に接続したnチャネルMOSトランジスタnTFT2及び調整用補助容量Cszよりなる直列回路とより構成する。



]

### 【特許請求の範囲】

【請求項1】 信号線と共通電源との間に直列に接続された走査線に制御端子が接続された第1のスイッチング 素子及び液晶容量と、

この液晶容量と並列に接続された第2のスイッチング素子及び補助容量よりなる直列回路とを具備することを特徴とする液晶表示装置。

### 【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は画素容量を調整すること 10 ができる液晶表示装置に関する。

#### [0002]

【従来の技術】図4は従来のアクティブマトリックスT FT液晶表示装置の表示駆動素子マトリックス回路部を 示す回路図である。即ち、信号線駆動回路部に接続され た信号線Y1、Y2………と共通電位Vcomの共通電源 との間にはnチャネルMOSトランジスタnTFT及び 液晶容量Ctcが直列に接続され、この液晶容量Ctcには 補助容量Csが並列に接続される。前記nチャネルMO SトランジスタnTFTのゲート場子は走査線X1、X20 2……に接続され、この走査線X1、X2………は走 査線駆動回路に接続される。

【0003】しかして、走査線駆動回路からのゲート電圧VGを走査線X1,X2……に供給し、ゲート電圧VGがハイレベルの走査機に接続されたnチャネルMOSトランジスタnTFTをオンして、信号線駆動回路部から信号線Y1,Y2……に供給されている信号電圧VDを液晶容量Ccc及び補助容量Csに蓄積する。

【0004】図5は図4の1画素の等価回路を示す回路 図である。図5において、CcsはnチャネルMOSトラ 30 ンジスタnTFTのゲート・ソース間容量、Rucは液晶 抵抗であり、液晶容量Cuc. 補助容量Cs 及び液晶抵抗 Rucに画索配圧Vp が加えられる。この画素電圧Vp は nチャネルMOSトランジスタnTFTのゲート・ソー ス間容量Ccsにより信号電圧Vp に対して

 $\Delta V_P = \{C_{GS} / (C_{GS} + C_{LC} + C_S)\} \cdot V_G$ 

【0005】だけ変動する。このため、共通電源の共通 電位Vconが印加される共通電極に、共通電位Vconより固定電圧AVpだけシフトした電圧を印加している。 【0006】

【発明が解決しようとする課題】しかしながら、液晶表示装置の表示画面により、画面全体が明る過ぎたり、暗過ぎたりすると、色調が赤や青の方に移行し、不自然な色合いとなるが、シフト電圧△Vpが固定されているので、このような場合の調整ができなかった。

【0007】本発明は上記の実情に鑑みてなされたもので、画素容量を最適な値に調整することにより、画素電圧の変動量を調整して色調の変化を調整し得る液晶表示 装置を提供することを目的とする。

[8000]

2

【課題を解決するための手段】本発明は上記課題を解決するために、走査認に制御場子が接続された第1のスイッチング業子及び液晶容量を信号線と共通電源との間に直列に接続した液晶接示装置において、第2のスイッチング索子及び調整用補助容量よりなる直列回路を前記液晶容量と並列に接続したものである。

#### [0009]

【作用】本発明は、液晶表示装置の表示画面の明暗に対応してスイッチング素子をオン、オフ制御することにより、調整用補助容量を液晶容量と並列に接続したり、接続しなかったりして画素容量を最連な値に調整し、画素電圧の変動量を調整して色調の変化を調整することができ、正しい色調の自然な色合いとなるように調整するようにしたものである。

#### [0010]

【実施例】以下図面を参照して本発明の実施例を詳細に 説明する。

【0011】図3は本発明の一実施例に係るアクティブマトリックス液晶表示装置を示す機略プロック図である。即ち、表示駆動業子マトリックス回路部11は信号線駆動回路部12及び走査線駆動回路部13により駆動される。尚、これらの全ての回路は薄膜トランジスタにより構成することができ、全ての回路を一枚の基板上に形成することができる。

【0012】図1は図3の表示駆動素子マトリックス回路部11の一例を示す回路図である。すなわち、信号線駆動回路部12に接続された信号線Y1, Y2……と共通電位Vcomの共通電源との間には第1のスイッチング素子であるnチャネルMOSトランジスタnTFT1及び液晶容量Cicには補助容量Csi、及び第2のスイッチング素子であるnチャネルMOSトランジスタnTFT2と調整用補助容量Cszよりなる直列回路が並列に接続される。前記nチャネルMOSトランジスタnTFT1のゲート端子は走査線X1, X2……に接続される。又、前記nチャネルMOSトランジスタnTFT2のゲート端子は制御用ゲート信号印加端子Tgに接続される。又、前記nチャネルMOSトランジスタnTFT2のゲート端子は制御用ゲート信号印加端子Tgに接続される。

【0013】図2は本発明に係るアクティブマトリックス液晶表示パネルの一例を示す断面図である。即ち、下ガラス基板21上には例えばA1等よりなるゲート電極G1、G2及び下ガラス基板21上には例えばSiO1等の絶縁膜22が形成される。この絶縁膜22上の前記ゲート電極G1、G2に対応した位置にはシリコン活性層23が形成される。又、前記絶縁膜22上には例えばA1等よりなる面柔電極ITOが形成され、前記絶縁膜22及びシリコン活性層23の一部にはドレイン電極D1、D2及びソース電極S1、S2が前記回素電極ITOに接続されて形成される。前記絶縁膜22、面柔電極ITOに接続されて形成される。前記絶縁膜22、面柔電極ITOに接続されて形成される。前記絶縁膜22、面柔電極ITOに接続されて形成される。前記絶縁膜22、面柔電極ITO、シリ

3

コン活性層23、ドレイン電極D1、D2及びソース電 極S1、S2上には例えばSiО2 等の保護膜24が形 成され、この保護膜24上には例えばポリイミド等の配 向膜25が形成される。一方、上ガラス基板26上には 例えばクロム等の目隠し層27が形成され、この目隠し 層27及び上ガラス基板26上には例えば5102等の 絶縁膜28が形成される。この絶縁膜28上には例えば A1等よりなる共通電極29が形成され、この共通電極 29上には例えばポリイミド等の配向膜30が形成され る。しかして、上ガラス基板26と下ガラス基板21を 配向膜30と配向膜25が対向するようにしてスペーサ (図示せず)を介在して配置し、この配向膜30と配向 膜25の間に液晶31を充填してアクティブマトリック ス液晶表示パネルが構成される。前記ゲート電極 G1. ドレイン電極D1、ソース電極S1及びシリコン活性層 23は第1のスイッチング素子であるnチャネルMOS トランジスタnTFT1を構成し、前記ゲート電極G 2、ドレイン電極D2、ソース電板S2及びシリコン活\*

 $\Delta V_P$  1= {Ccs/(Ces+Ctc+C61+Cs2)}  $\cdot V_G$  1は小さくなる、Cesはnチャネ 20%【0018】

となり、変動量 $\Delta V_P$  1は小さくなる。 $C_{66}$ はn チャネ 20% 【 0018】  $\nu$  MOSトランジスタn TFT1のゲート・ソース間容 【 発明の効果量である。 表示装置の表

【0015】一方、前記制御用ゲート信号Gsが例えば 0V等のローレベルのときにはnチャネルMOSトラン ジスタnTFT2がオフして液晶容量Ctc、補助容量C s1と並列に調整用補助容量Cszが接続されない。この状態において、定査線整動回路部13からのゲート電圧V a を走査線X1, X2……に供給し、ゲート電圧Vs がハイレベルの走査線に接続されたnチャネルMOSトランジスタnTFT1をオンして、信号線駆動回路部1 2から信号線Y1、Y2……に供給されている信号電圧Vs を液晶容量Ctc及び補助容量Csiに蓄積する。この場合、信号電圧Vs に対して画素電圧Vp の変動量 Δ Vr 2は

 $\Delta V_P 2 = \{C_{GS} / (C_{GS} + C_{LC} + C_{S1})\} \cdot V_G$ となり、変動量 $\Delta V_P 2$ は大きくなる。

【0016】以上のように、液晶表示装置の表示画面の明暗に対応して画素電圧Vpの変動量をΔVp1またはΔVp2に切換えることにより、正しい色調の自然な色合いとなるように調整することができる。

【0017】尚、第2のスイッチング素子であるnチャネルMOSトランジスタnTFT2と調整用補助容量Cszよりなる直列回路を2組以上液晶容量Ctcと並列に接続するようにしてもよく、この場合には西素電圧Vpの変動量の範囲を広げることができる。

\*性層23は第2のスイッチング案子であるnチャネルM OSトランジスタnTFT2を構成する。

【0014】しかして、手動操作スイッチ、又は液晶表示装置の表示画面の明暗に対応して制御部より制御用ゲート信号Gsが制御用ゲート信号Gsが例えば20V等のハイレベルのときにはnチャネルMOSトランジスタnTFT2がオンして液晶容量Cic、補助容量Csiと並列に調整用補助容量Csiが接続される。この状態において、走査線駆動回路部13からのゲート電圧Vgを走査線X1,X2……に供給し、ゲート電圧Vgがハイレベルの走査線に接続されたnチャネルMOSトランジスタnTFT1をオンして、信号線駆動回路部12から信号線Y1,Y2……に供給されている信号電圧Vpを液晶容量Cic、補助容量Csi及び調整用補助容量Csiに蓄積する。この場合、信号電圧Vpに対して画素電圧Vpの変動量 ΔVr1は

【発明の効果】以上述べたように本発明によれば、液晶表示装置の表示面面の明暗に対応してスイッチング素子をオン、オフ制御することにより、調整用補助容量を液晶容量と並列に接続したり、接続しなかったりして画案容量を最適な値に調整し、画素電圧の変動量を調整して色調の変化を調整することができ、正しい色調の自然な色合いとなるように調整することができる。

#### 【図面の簡単な説明】

【図1】本発明に係る表示駆動素子マトリックス回路部 の一例を示す回路図である。

【図2】本発明に係る液晶表示パネルの一例を示す断面 図である。

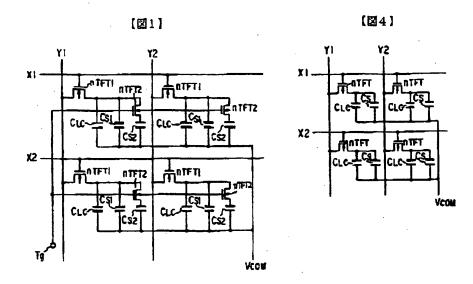
【図3】本発明の一実施例を示す機略プロック図である。

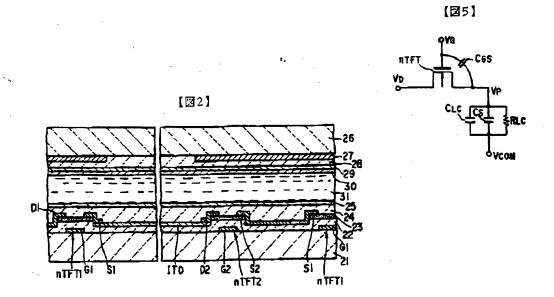
【図4】従来の表示駆動素子マトリックス回路部を示す 回路図である。

【図5】従来の表示駆動素子マトリックス回路部の1画素を示す等値回路図である。

#### 【符号の説明】

40 11…表示駆動素子マトリックス回路部、12…信号線 駆動回路部、13…走査線駆動回路部、nTFT1…n チャネルMOSトランジスタ、nTFT2…nチャネル MOSトランジスタ、CLc…液晶容量、Cs1…補助容 量、Cs2…誤整用補助容量、Tg…制御用ゲート信号印 加端子。

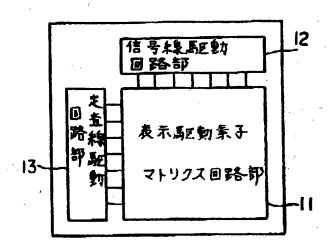




(5)

特別平5-289635

[図3]



THIS PAGE BLANK USPROV